

CLIPPEDIMAGE= JP02000353761A

PAT-NO: JP02000353761A

DOCUMENT-IDENTIFIER: JP 2000353761 A

TITLE: MANUFACTURE OF WIRING BOARD

PUBN-DATE: December 19, 2000

INVENTOR- INFORMATION:

| NAME              | COUNTRY |
|-------------------|---------|
| KAWAMOTO, EIJI    | N/A     |
| HAYAMA, MASAAKI   | N/A     |
| MIURA, KAZUHIRO   | N/A     |
| TAKASE, YOSHIHISA | N/A     |

ASSIGNEE- INFORMATION:

| NAME                           | COUNTRY |
|--------------------------------|---------|
| MATSUSHITA ELECTRIC IND CO LTD | N/A     |

APPL-NO: JP11164895

APPL-DATE: June 11, 1999

INT-CL (IPC): H01L023/12;H01L021/60 ;H05K003/20

ABSTRACT:

PROBLEM TO BE SOLVED: To enable projections which are in a stable shape to be easily formed always in a manufacturing method, where a wiring board is manufacturing through an intaglio transfer printing.

SOLUTION: In a process, where grooves 3 and 4 are cut in a film 2 for the formation of an intaglio 5, and a conductive material 6 is filled into the grooves 3 and 4, the conductive material 6 is dried out in such a manner where a drying operation is carried out under a reduced pressure or by rotating the intaglio 5 under a reduced pressure for centrifugal drying to take advantage of

the fact that a solvent component is liable to evaporate easily under reduced pressure, and air bubbles are prevented from penetrating into the grooves, so that the conductive material 6 can be filled efficiently into the grooves 3 and 4 up to their deepest points. Therefore, a wiring pattern 11 and projections 12 can be formed on a board in one piece and at the same time, and moreover the projections 12 can be easily and formed in a stable shape at all times.

COPYRIGHT: (C) 2000, JPO

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-353761

(P2000-353761A)

(43) 公開日 平成12年12月19日 (2000. 12. 19)

(51) Int.Cl.<sup>7</sup>

H 01 L 23/12

21/60

H 05 K 3/20

識別記号

3 1 1

F I

H 01 L 23/12

21/60

H 05 K 3/20

テ-マ-ト(参考)

L 5 E 3 4 3

3 1 1 S 5 F 0 4 4

A

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号

特願平11-164895

(22) 出願日

平成11年6月11日 (1999. 6. 11)

(71) 出願人

000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者

川本 英司

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72) 発明者

葉山 雅昭

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74) 代理人

100097445

弁理士 岩橋 文雄 (外2名)

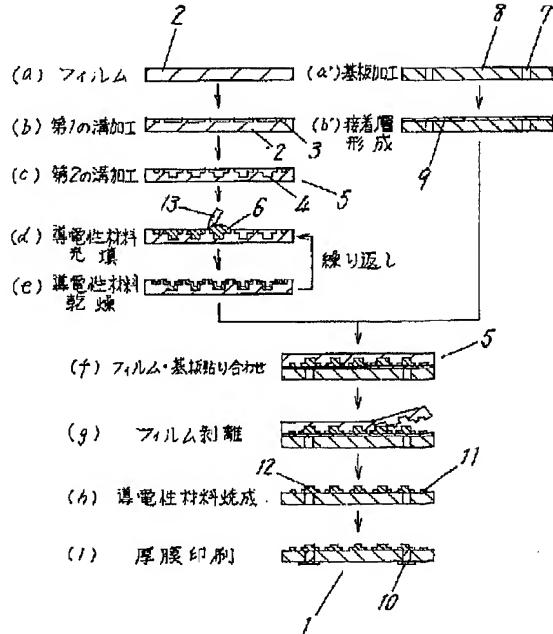
最終頁に続く

(54) 【発明の名称】 配線基板の製造方法

(57) 【要約】

【課題】 本発明は、凹版転写印刷を用いた配線基板の製造方法に関するもので、常に安定した形状の突起部を簡単に形成することを目的とする。

【解決手段】 本発明は、凹版5の第1の溝3及び第2の溝4内に導電性材料6を充填する工程において、導電性材料6の乾燥は減圧もしくは減圧下で遠心回転させて、減圧による溶剤成分の蒸発効果を利用することで、溝内への気泡の混入を防ぐことができ、効率よく第1の溝3及び第2の溝4の最深部まで導電性材料6を充填することができるので、配線パターン11と突起部12を一体かつ同時に基板上に形成することができるとともに、突起部12の形状を簡単かつ常に安定した形状で形成することができる。



## 【特許請求の範囲】

【請求項1】 実装される電子部品に設けられた電極部と電気的に接続される突起部が、基板上に配線パターンと一体かつ同時に形成される配線基板の製造方法であって、フィルムに所望の前記配線パターンに対応する第1の溝と前記配線パターン上の所望の位置にある前記突起部に対応する第2の溝を形成する工程と、前記第1及び第2の溝に導電性材料を充填する工程と、前記フィルムに充填された導電性材料を接着層を介して基板に転写し焼成する工程において、前記第1及び第2の溝に充填された導電性材料を減圧により溶剤成分を蒸発させて乾燥することを特徴とする配線基板の製造方法。

【請求項2】 前記第1及び第2の溝に充填された導電性材料を遠心回転を用いた遠心力により前記第1及び第2の溝の深部に押し込みながら乾燥することを特徴とする請求項1記載の配線基板の製造方法。

【請求項3】 加熱しながら減圧または減圧下で遠心回転を用いて乾燥することを特徴とする請求項1または請求項2記載の配線基板の製造方法。

【請求項4】 加熱温度は150°C以下であることを特徴とする請求項3記載の配線基板の製造方法。

【請求項5】 減圧または減圧下で遠心回転を用いて乾燥した後、200°C以下の乾燥器中で再び乾燥することを特徴とする請求項1~4のいずれかに記載の配線基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、各種電子機器に用いる電子部品の製造方法に関し、特に凹版印刷によって製造される配線基板の製造方法に関するものである。

## 【0002】

【従来の技術】近年、情報通信機器関連の発達と、高速信号処理、高周波化に対応して、半導体装置には、低コストで小型・軽量・薄型化の要求が高まっている。そして、半導体IC(ペアチップ)と同等レベルまで小型化された商品が、いろいろな形態で提案されている。以下、これらを半導体装置と総称して呼ぶ。

【0003】次に、配線基板とその配線基板を用いた半導体装置の製造方法を図6、図7によって説明する。

【0004】図6において、凹版105は、厚さ125μmの可とう性樹脂基材であるポリイミドフィルム102に対し、予め所望の配線パターン111及び電極パッド112に対応した形状となるようエキシマレーザ装置(図示せず)を用いて紫外線領域の波長248nmのレーザビームを照射して作成される。レーザビームで照射された部分は、光化学反応で分解されて配線パターン111及び電極パッド112に相当する溝103及び104が加工される。加工された溝の配線パターン部分103の幅は25μm、電極パッド部分104は100μm×100μmで深さは30μmである。

【0005】また、凹版105の材料として使用しているポリイミドフィルム102は溝103、104の中に充填されて転写される導電性材料106とポリイミドフィルム102との剥離性が十分でない。そのため、転写工程において溝103、104の内部に導電性材料106が残存しやすい。そこで、予め凹版105の表面、特に溝103、104の内壁に剥離層(図示せず)を形成しておく。剥離層はフッ化炭素系単分子膜を使用している。

10 【0006】次に、剥離層が形成された凹版105の表面に導電性材料106としてAg/Pdペーストを塗布する。そして、塗布後の凹版105の表面をスキージ113で搔くことによって凹版表面の余分な導電性材料106を十分に除去する。充填された導電性材料106は凹版105とともに乾燥器を用いて乾燥させて、導電性材料106中の有機溶剤を蒸発させる。そのため、有機溶剤の蒸発分に相当する分の溝103、104の内部に充填されている導電性材料106の体積が減少する。そこで、体積減少分を補うために再び導電性材料106の充填を行う。そして、再び充填した導電性材料106についても同様に乾燥を行い、導電性材料106中の有機溶剤を蒸発させる。この導電性材料106の充填・乾燥工程を所定の回数繰り返すことによって、充填される導電性材料106の乾燥後の厚さを溝103、104の深さとほぼ同等にすることができる。本例では4回の充填・乾燥工程を繰り返している。

【0007】続いて、スルーホール108加工済みのセラミック基板107上に導電性材料106が転写されるように、熱可塑性樹脂による接着層109を形成する。その後、導電性材料106が充填された凹版105の溝103、104を有する側の面と接着層109とを所定の位置に対向させ、凹版105とセラミック基板107とを加熱・加圧して貼り合わせる。

【0008】次に、貼り合わせられた凹版105とセラミック基板107の温度を室温まで下げ、凹版105をセラミック基板107から剥離し、セラミック基板107上に導電性材料106の転写を行うことで、配線パターン111及び電極パッド112が形成される。その後、このセラミック基板107をピーク温度850°Cの温度プロファイルの下で焼成する。その後、通常のスクリーン印刷法により各導体パターン、絶縁層等を形成し配線基板101を完成させる。

【0009】以上の工程により、セラミック基板107上に配線パターン111及び電極パッド112が形成され、最小ライン幅20μm、最小ライン間隔40μm、電極パッド80μm×80μm、そして焼成後の導体膜厚20μmとなる。溝103、104の寸法よりも小さくなったのは、導電性材料が焼成によって収縮したからである。

50 【0010】次に、上述した配線基板101を用いた半

導体装置124を図7に示す。

【0011】実装される半導体IC121の電極部122にフリップチップ実装を行うためのAuバンプ126を形成する。Auバンプ126は、バンプ形成装置(図示せず)を用いて1つ1つ個別に形成している。次に、Auバンプ126形成後半導体IC121を反転させ、導電性接着剤125をAuバンプ126上に塗布する。導電性接着剤125には熱硬化タイプのものを用いている。その後、半導体IC121を配線基板101上にフェースダウンで実装し、所定の温度で導電性接着剤125を硬化させる。導電性接着剤125の硬化終了後、半導体IC121と配線基板101の隙間部分にアンダーフィル123を充填し、所定の温度でアンダーフィル123を硬化させる。以上の工程により半導体装置124を形成することができる。

【0012】

【発明が解決しようとする課題】しかしながら上記のような半導体装置124の構成では、Auバンプ126を各電極部122上に1つ1つ個別形成しているため、半導体IC121の高集積化に伴い電極部122の数が増加すれば、必然的にAuバンプ126の形成時間が長くなり、生産の高タクト化を招いてしまうこととなる。また、半導体IC121の電極部122と基板101の電極パッド112との導通を確実に行うためには、各電極部122上に設けられたAuバンプ126の形状、特に高さ形状を常に一定に揃える必要があり、そのため従来のような個々に各電極部122上にAuバンプ126を形成する方法では、常に安定した形状のAuバンプ126を形成することが非常に困難であった。

【0013】本発明は上記課題を解決するためのものであり、半導体装置の製造時間を短縮するとともに、半導体ICの実装に必要となる常に安定した形状のバンプを有する配線基板の製造方法を実現することを目的とする。

【0014】

【課題を解決するための手段】上記目的を達成するため本発明は、従来半導体IC側に形成していたバンプを、基板側に配線パターンと同一の材料で一体化して形成するための凹版転写印刷において、安定したバンプ形状を実現する方法として、凹版に形成しているバンプに対応した溝内に導電性材料を充填する際に、導電性材料の乾燥方法を、減圧による溶剤成分の蒸発を利用して行うとしたものである。また、更に効率よく充填するため、凹版を回転させて遠心力を利用しながら減圧を行って導電性材料を乾燥する方法を用いても良い。

【0015】この方法により、凹版への導電性材料の充填時に気泡を混入することなく、凹版内を導電性材料で充満させることができるので、凹版転写印刷により形成されるバンプの転写歩留りを向上させることができるとともに、高さばらつきのないバンプが配線パターン上に

一体形成されるため、実装される半導体ICの電極部とバンプの導通も確実に行うことができる。

【0016】

【発明の実施の形態】本発明の請求項1に記載の発明は、実装される電子部品に設けられた電極部と電気的に接続される突起部が、基板上に配線パターンと一体かつ同時に形成される配線基板の製造方法であって、フィルムに所望の前記配線パターンに対応する第1の溝と前記配線パターン上の所望の位置にある前記突起部に対応する第2の溝を形成する工程と、前記第1及び第2の溝に導電性材料を充填する工程と、前記フィルムに充填された導電性材料を接着層を介して基板に転写し焼成する工程において、前記第1及び第2の溝に充填された導電性材料を減圧により溶剤成分を蒸発させて乾燥することを特徴とする配線基板の製造方法としたものであり、導電性材料を減圧による溶剤成分の蒸発を用いて乾燥するため、凹版内壁と導電性材料間に隙間を作ることなく、凹版内に導電性材料を充満させることができる。そのため、配線パターン上に安定した形状の突起部を形成することができる。また、配線パターンと同一の導電性材料で突起部を形成することができるため、突起部と配線パターンとの電気的な接続を確実に行うことができ、実装される電子部品の電極部と突起部との電気的な接続も確実に行うことができるという作用を有する。

【0017】本発明の請求項2に記載の発明は、前記第1及び第2の溝に充填された導電性材料を遠心回転を用いた遠心力により前記第1及び第2の溝の深部に押し込みながら乾燥することを特徴とする請求項1記載の配線基板の製造方法としたものであり、導電性材料を減圧による溶剤成分の蒸発を使って、さらに遠心力により導電性材料を凹版内へ押し込みながら乾燥するため、凹版内に導電性材料を気泡なく充満させることができる。そのため、配線パターン上に安定した形状の突起部を形成することができる。また、配線パターンと同一の導電性材料で突起部を形成することができるため、突起部と配線パターンとの電気的な接続を確実に行うことができ、実装される電子部品の電極部と突起部との電気的な接続も確実に行うことができるという作用を有する。

【0018】本発明の請求項3に記載の発明は、加熱しながら減圧または減圧下で遠心回転を用いて乾燥することを特徴とする請求項1または請求項2記載の配線基板の製造方法としたものであり、導電性材料を減圧による溶剤成分の蒸発を使って、或いは減圧と遠心力により導電性材料を凹版内へ押し込みながら乾燥する際に短時間で乾燥が完了し、凹版内に導電性材料を気泡なく充満させることができる。そのため、配線パターン上に安定した形状の突起部を形成することができる。また、配線パターンと同一の導電性材料で突起部を形成することができるため、突起部と配線パターンとの電気的な接続を確実に行うことができ、実装される電子部品の電極部と突

起部との電気的な接続も確実に行うことができるという作用を有する。

【0019】本発明の請求項4に記載の発明は、加熱温度は150°C以下であることを特徴とする請求項3記載の配線基板の製造方法としたものであり、150°C以下とすることで導電性材料に含まれる樹脂成分の変成を伴わずに、溶剤成分の蒸発のみを効率よく行うことができるという作用を有する。

【0020】本発明の請求項5に記載の発明は、減圧または減圧下で遠心回転を用いて乾燥した後、200°C以下の乾燥器中で再び乾燥することを特徴とする請求項1～4のいずれかに記載の配線基板の製造方法としたものであり、乾燥器で乾燥することで更に良好な乾燥状態にすることができる。また200°C以下とすることで、導電性材料に含まれる樹脂成分の変成を伴わずに、溶剤成分の蒸発のみを効率よく行うことができるという作用を有する。

【0021】以下、本発明の一実施の形態について、図1から図5を用いて説明する。

【0022】図1は本実施の形態の製造方法を示しており、まず厚さ12.5μmの可とう性樹脂基材であるポリイミドフィルム2にエキシマレーザ装置（図示せず）を用いて紫外線領域の波長248nmのレーザビームを照射して所望の配線パターン11に対応する第1の溝3を形成する。配線パターン11に対応する部分の第1の溝3の幅を25μm、深さを30μmとした。

【0023】次に、第1の溝3の加工と同様の方法で、突起部12に対応する第2の溝4を形成する。本実施の形態では突起部12に対応する第2の溝4の最深部の径を120μm、深さを100μmとした。可とう性樹脂基材としては、エキシマレーザによる加工の場合は、光化学反応で分解される材料であれば何でも可能であるが、他にポリエチレンテレフタレート（PET）やポリエーテルイミド（PEI）なども使用できる。

【0024】ここで、凹版5の材料として使用しているポリイミドフィルム2では第1の溝3及び第2の溝4の中に充填されて転写される導電性材料6とポリイミドフィルム2との剥離性が十分でない。そのため、転写工程において第1の溝3及び第2の溝4の内部に導電性材料6が残存しやすい。そこで、凹版5の表面、特に第1の溝3及び第2の溝4の内壁に剥離層（図示せず）を形成する。剥離層はフッ化炭素系単分子膜を使用した。

【0025】次に、剥離層が形成された凹版5の表面に導電性材料6としてAg/Pdペーストを塗布する。そして、塗布後の凹版5の表面をスキージ13で搔くことによって凹版5の表面の余分な導電性材料6を除去するとともに、第1の溝3及び第2の溝4の中に導電性材料6を十分に充填する。その後、図2に示すように、充填された導電性材料6を凹版5とともに減圧装置14の中で乾燥させる。減圧下での乾燥は、例えば常圧で100

°C以上沸点を持つ溶剤であっても、減圧環境下ではその沸点が下がり、室温においても容易に蒸発させることができる。更に、図3に示すように、凹版5を減圧しながら、遠心回転機15に第1の溝3及び第2の溝4が加工されている面を内側にしてセットし、遠心回転させて乾燥を行っても良い。

【0026】この方法では、遠心力により導電性材料6を第1の溝3及び第2の溝4の深部にまで押し込むことができる。通常、導電性材料6を常圧下で乾燥器により

10 乾燥した場合、導電性材料6中に存在する溶剤成分の蒸発により、導電性材料6の体積が減少するが、その際、導電性材料6と第1の溝3及び第2の溝4の内壁との間に空間ができる。この空間には、空気であったり、導電性材料6から蒸発した溶剤成分が存在している。そこで、この減圧乾燥を用いれば、この空間にある気体についても除去することができる。更に、減圧環境下で遠心回転することで、第1の溝3及び第2の溝4の最深部にまで導電性材料6を充填することができる。また、減圧或いは減圧及び遠心回転による乾燥を室温以上150°C

20 以下の温度に加熱しながら行うことで、導電性材料6の乾燥にかかる時間を短縮することができる。

【0027】ここで、通常、導電性材料6に使われている溶剤は300°C以下の沸点を持つものが使われているので、減圧環境下では150°C以下の温度で十分溶剤を蒸発させることができる。また、第1の溝3及び第2の溝4内の導電性材料6の乾燥を完全に行うため、減圧による乾燥の後、乾燥器で再乾燥しても良い。その後、導電性材料6は乾燥により体積が減少しているので、この体積減少分を補うために導電性材料6の充填・乾燥工程30 を再度繰り返す。乾燥工程は、上記に説明した減圧による乾燥方法を使用することが望ましい。この繰り返しによって充填されている導電性材料6の乾燥後の厚さを第1の溝3及び第2の溝4の深さとほぼ同等にすることができる。本例では4回の充填・乾燥を繰り返した。

【0028】一方、スルーホール8を形成したセラミック基板7上に導電性材料6が転写されるように、熱可塑性樹脂よりなる接着層9を形成する。そして、導電性材料6が充填された凹版5の表面と接着層9とを対向させ、凹版5とセラミック基板7とを加熱・加圧して貼り合わせる。ここで、接着層9の厚さが厚くなると、焼成時に接着層9自身の焼成と収縮力によって導電性材料6がうまく形成されないという問題点が発生する。この問題点に対して接着層9の厚さは20μm以下が適当であることが確認されている。貼り合わせ工程の温度は130°Cとした。

【0029】これは使用する熱可塑性樹脂のガラス転移点よりも約30°C程度高い温度を選び、転写性の良いことを確認した。熱可塑性樹脂は、ポリビニールブチラーレ樹脂（以下、PVBと略記）を溶解したブチルカルビルトールアセテートの溶液をセラミック基板7の表面にデ

イップ法によって塗布して乾燥する。これによって、セラミック基板7の表面全体に厚さ5μmのPVB層を接着層9として形成する。なお、PVB層はディップ法の他にスピナー法或いはロールコータ法、スクリーン印刷法を用いて塗布することもできる。

【0030】ところで、通常、セラミック基板7の表面には少なくとも約30μm程度のうねりが存在する。ここで凹版5として柔軟性を持っていないような、例えばガラス製凹版等の場合には硬く剛性が大きすぎるために、貼り合わせ時に凹版が基板のうねり形状に十分に追従できないが、本発明のようにフレキシブル性に富んだ樹脂製の凹版5を使用する構成によれば、セラミック基板7のうねり形状に十分に追従でき、転写性の優れた製造方法となる。

【0031】次に、転写工程として、貼り合わせられた凹版5とセラミック基板7との温度を室温まで下げてから凹版5をセラミック基板7から剥離させ、配線パターン11及び突起部12となる導電性材料6の転写を行う。

【0032】その後、導電性材料6が転写されたセラミック基板2をピーク温度850°Cの温度プロファイルの下で焼成する。焼成の対象になるセラミック基板7は接着層9を介して導電性材料6が形成されている構造になるので、焼成条件の設定によっては接着層9から燃焼ガスが勢い良く発生して配線パターン11及び突起部12の不良の原因になる剥離や変形が生じことがある。そのような不具合の発生を防ぐためには、接着層9の燃焼が開始されてから終了するまでの温度に相当する200～500°Cの間の昇温時の温度勾配を200°C/H以下にすることが望ましい。

【0033】これらの温度条件と接着層9の膜厚の関係に検討を加えた結果、上記温度条件の下では接着層9が20μm以下であれば、導電性材料6の変形もなく、焼成時の導電性材料6の剥がれも無いことが確認できた。以上の工程により、配線パターン11及び突起部12を同時に一体化させて形成した配線基板1を製造することができる。この配線基板1の最小ライン幅は20μm、突起部高さは60μmとなる。溝3、4の寸法より小さくなるのは、導電性材料6が焼成によって収縮したからである。

【0034】また、配線パターン11及び突起部12の電気抵抗は、最大線長部分で0.4Ω、導体の面積抵抗値は2.1mΩと非常に小さい配線抵抗にすることができる。その後、通常のスクリーン印刷法により各導体パターン、絶縁層等を形成し、配線基板1を完成させる。

【0035】次に、この配線基板1を用いた半導体装置24の製造方法を図4を用いて説明する。

【0036】図4、図5において、21は半導体IC(ペアチップ)であり、その下面の周囲(ペリフェラル)に複数個の電極部22が形成されている。一般にこ

の電極部22はA1で形成された電極にAuメッキ処理が施されている。また、電極部22は半導体IC21の下面の周囲だけでなく内側に形成されたものである。この半導体IC21を配線基板1に実装する際、配線基板1上の突起部12と電極部22とが図4に示すようにAg/Pd或いはAg等の導電ペーストやはんだで構成される導電性材料25を介して電気的に接続されるように形成されている。

【0037】また、実装される部品は半導体IC21に限らず、他のチップコンデンサやチップ抵抗器等のようなチップ部品を用いても良く、半導体装置24に用いる配線基板に限らず、回路基板としても利用することができる。また、23は突起部12と電極部22の接続部を覆うように半導体IC21と配線基板1との間に封入されたエポキシ樹脂等からなるアンダーフィルであり、これにより突起部12と電極部22との接続部を保護することができ、長期信頼性を確保することができる。

【0038】本実施の形態においては、以下に示す効果を有する。

20 【0039】可とう性樹脂基材の表面に微細な第1の溝3及び第2の溝4を形成して凹版5とし、第1の溝3及び第2の溝4に導電性材料6を充填・乾燥し、乾燥による体積減少分を補うために追加の導電性材料6を再充填・再乾燥する工程を所定の回数繰り返すことで第1の溝3及び第2の溝4に導電性材料6を充満し、その凹版5とセラミック基板7とを貼り合わせ、第1の溝3及び第2の溝4に充填された導電性材料6をセラミック基板7上に転写し、焼成して微細な配線パターン11と突起部12を形成する工程において、導電性材料6を減圧或いは減圧下で遠心力を用いながら成分の蒸発を利用して乾燥することで、導電性材料6と第1の溝3及び第2の溝4の内壁との間に発生する気体を除去できるので、完全に第1の溝3及び第2の溝4の内部に導電性材料6を充満させることができる。そのため、突起部12の形状を安定化させることができ、転写歩留りを向上するとともに、高さばらつきのない突起部12を形成することができる。

【0040】

【発明の効果】以上のように本発明によれば、凹版内に気泡を混入することなく、導電性材料を充満させることができるので、配線パターンと同一の導電性材料で安定した形状の突起部を形成することができるので、突起部と配線パターンとの電気的な接続を確実に行うことができ、実装される半導体ICの電極部と突起部との電気的な接続も確実に行うことができる。

【0041】また、基板に配線パターンを形成する際に、同時にしかも一括して突起部を形成することができるので、生産性を大幅に向上させることができるとともに、突起部の形状を揃えることができ、半導体ICの電極部との電気的な接続を確実に行うことができる。

## 【図面の簡単な説明】

【図1】本発明の一実施の形態による配線基板の製造工程図

【図2】同実施の形態による導電性材料の充填工程の製造工程図

【図3】同実施の形態による減圧遠心回転機の構造を示す図

【図4】同実施の形態による半導体装置の製造工程図

【図5】同実施の形態による半導体装置の構成を示す断面図

【図6】従来の配線基板の製造工程図

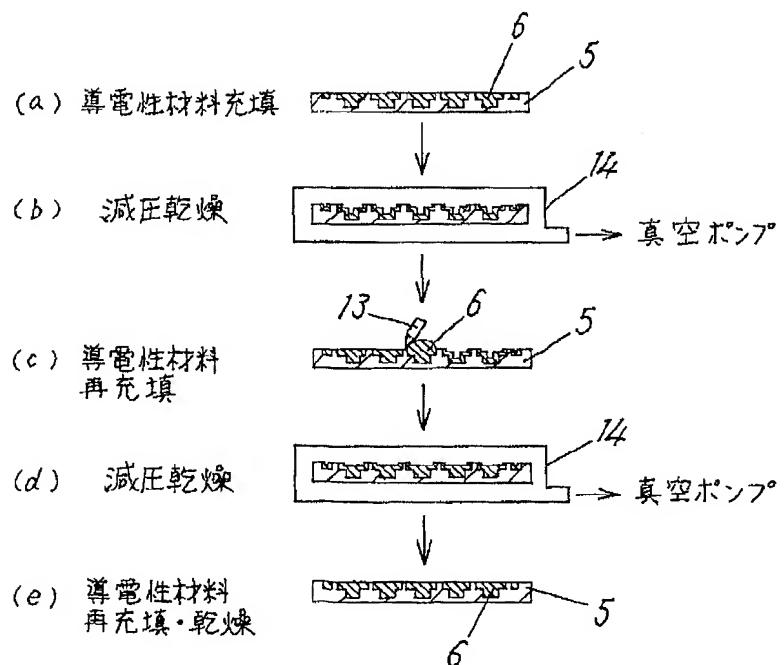
【図7】従来の半導体装置の製造工程図

## 【符号の説明】

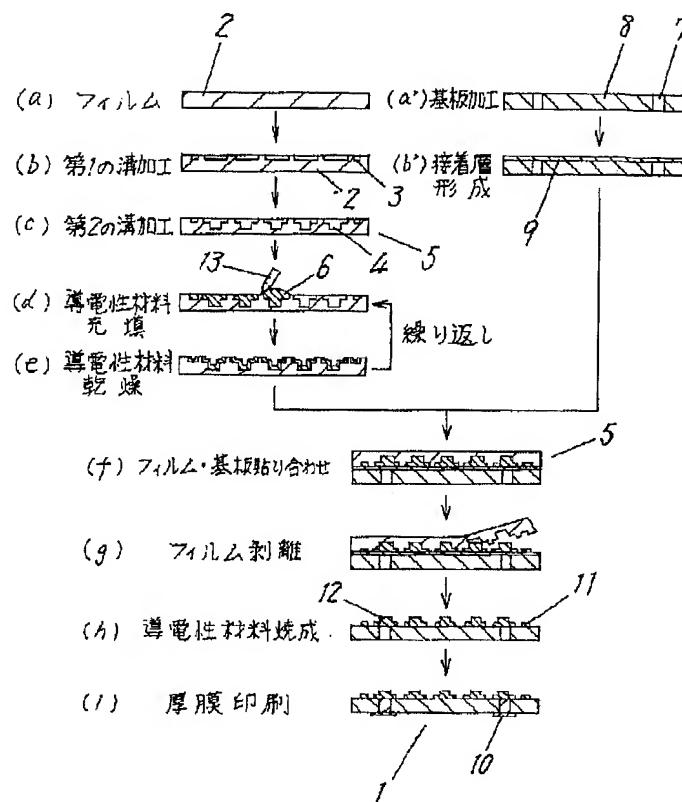
- 1 配線基板
- 2 ポリイミドフィルム
- 3 第1の溝
- 4 第2の溝
- 5 凹版
- 6 導電性材料
- 7 セラミック基板
- 8 スルーホール
- 9 接着層
- 10 ランド・グリッド・アレイ
- 11 配線パターン
- 12 突起部
- 13 スキージ

|       |                    |
|-------|--------------------|
| 1 4   | 減圧乾燥器              |
| 1 5   | 遠心回転機              |
| 2 1   | 半導体 IC             |
| 2 2   | 電極部                |
| 2 3   | アンダーフィル            |
| 2 4   | 半導体装置              |
| 2 5   | 導電性材料              |
| 1 0 1 | 配線基板               |
| 1 0 2 | ポリイミドフィルム          |
| 10    | 1 0 3 溝            |
|       | 1 0 4 溝            |
|       | 1 0 5 凹版           |
|       | 1 0 6 導電性材料        |
|       | 1 0 7 セラミック基板      |
|       | 1 0 8 スルーホール       |
|       | 1 0 9 接着層          |
|       | 1 1 0 ランド・グリッド・アレイ |
|       | 1 1 1 配線パターン       |
|       | 1 1 2 電極パッド        |
| 20    | 1 1 3 スキージ         |
|       | 1 2 1 半導体 IC       |
|       | 1 2 2 電極部          |
|       | 1 2 3 アンダーフィル      |
|       | 1 2 4 半導体装置        |
|       | 1 2 5 導電性接着剤       |
|       | 1 2 6 Auバンプ        |

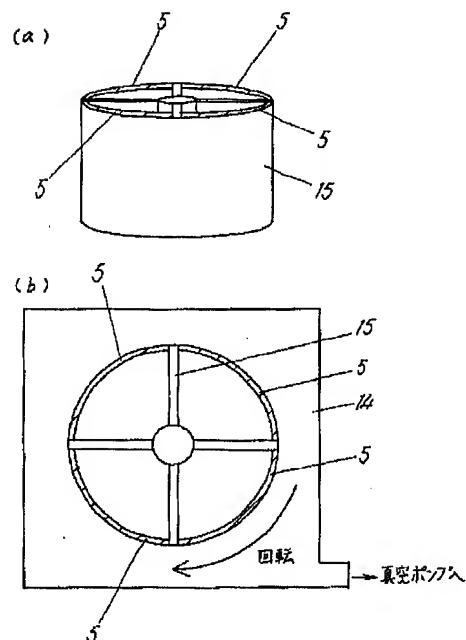
## 【図2】



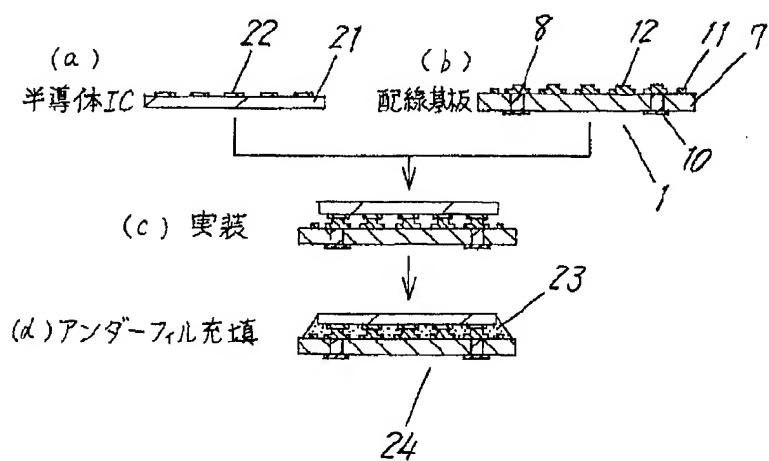
【図1】



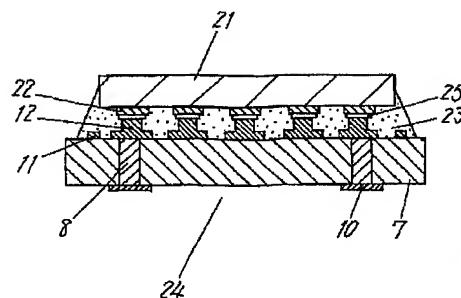
【図3】



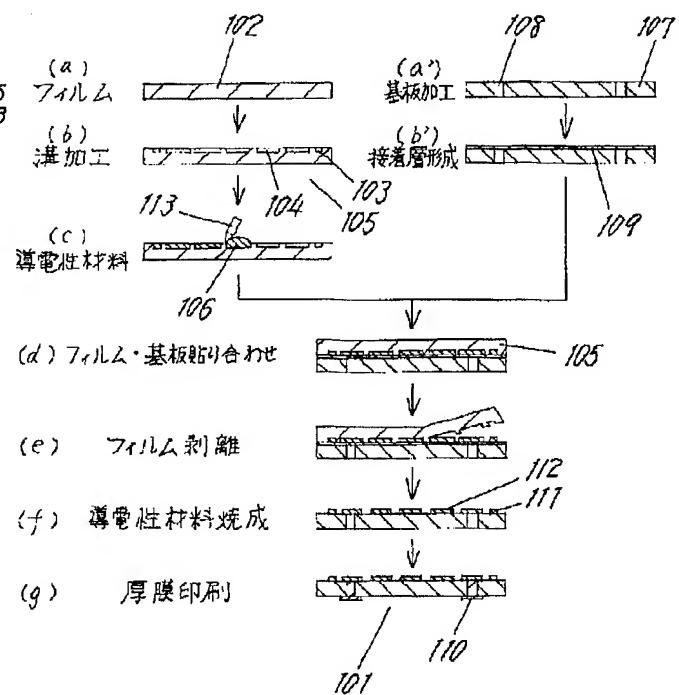
【図4】



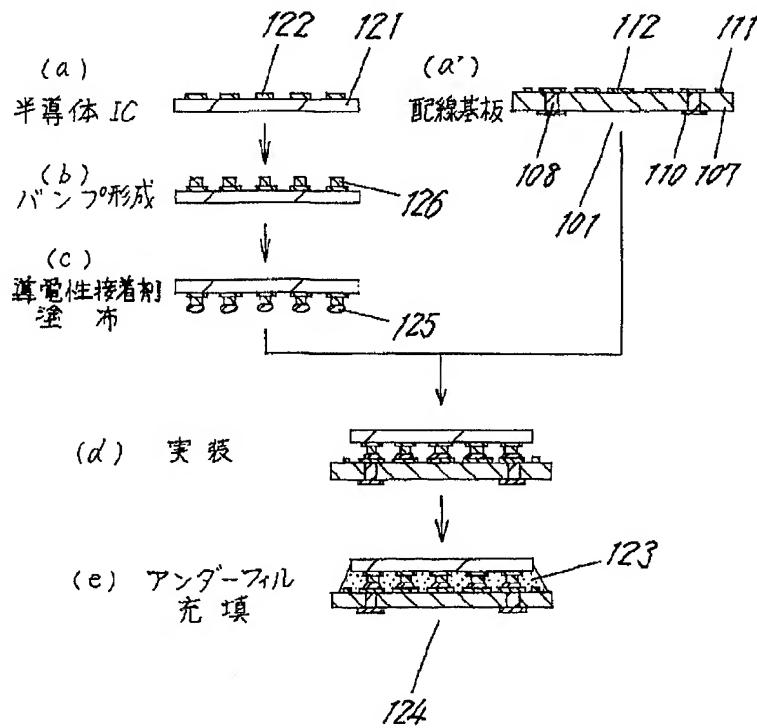
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 三浦 和裕  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 ▲高▼瀬 喜久  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内  
F ターム(参考) 5E343 DD56 ER33 ER36 ER39  
5F044 KK04 KK17 KK19 QQ06